

USB 转 4 串口芯片 CH9344

手册

版本：1D

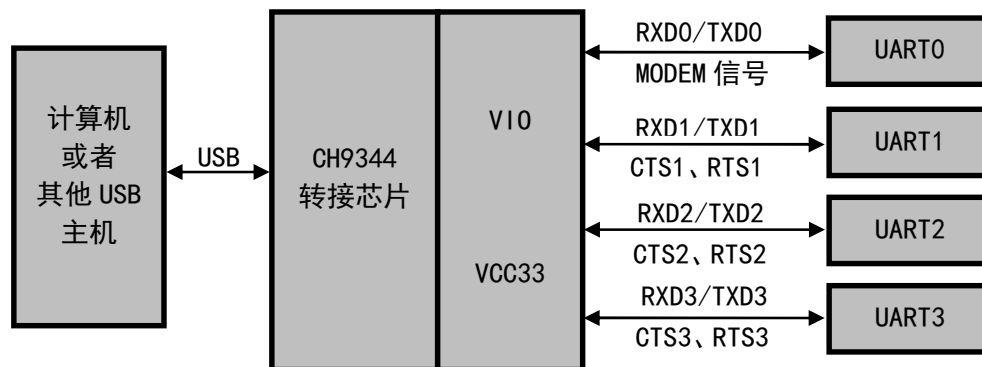
<https://wch.cn>

1、概述

CH9344 是一款高速 USB 2.0 总线转 4 串口芯片，提供 4 组全双工的异步串口 UART0/1/2/3，用于为计算机扩展异步串口，或者将普通的串口设备或者 MCU 直接升级到 USB 总线。

下图为 CH9344 的应用框图。

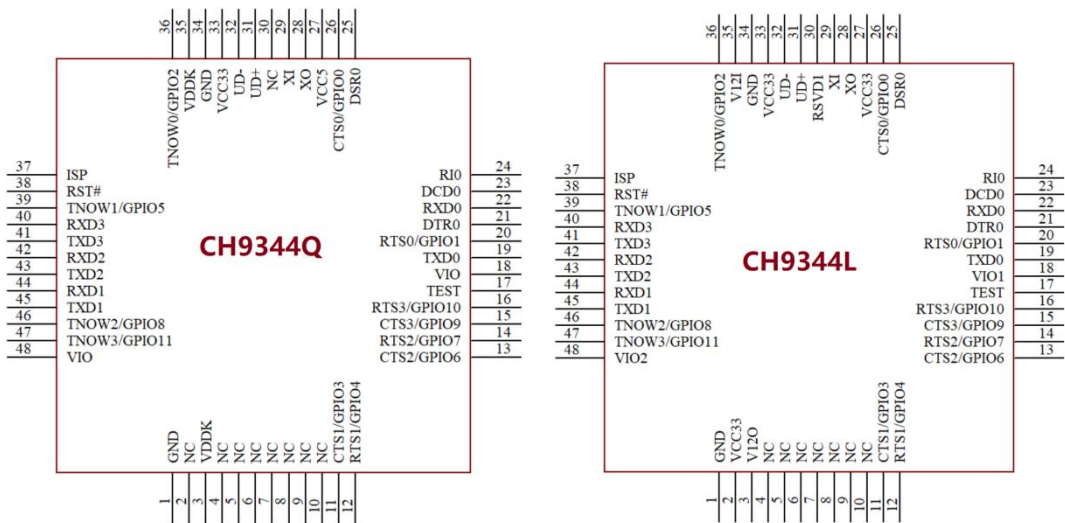
图 1-1 应用框图



2、特点

- 480Mbps 高速 USB 2.0 设备接口。
- 内置固件，仿真标准串口，用于升级原串口外围设备，或者通过 USB 增加额外串口。
- 计算机端 Windows 操作系统下的串口应用程序完全兼容，无需修改。
- 兼容 16C550 异步串口并且有所增强。
- 硬件全双工串口，内置独立的收发缓冲区，支持通讯波特率 115200bps~12Mbps。
- 串口支持 5/6/7/8 个数据位，支持 1 或者 2 个停止位。
- 支持奇校验、偶校验、无校验、空白 0、标志 1 等校验方式。
- 支持 CTS 和 RTS 硬件自动流控。
- 串口 0 支持常用的 MODEM 联络信号 RTS、DTR、DCD、RI、DSR、CTS，其他串口支持 RTS 和 CTS。
- 支持半双工，提供串口正在发送状态指示 TNOW，可用于控制 RS485 收发切换。
- 支持最多 12 路 GPIO 输入输出功能。
- 通过外加电平转换器件，支持 RS232、RS485、RS422 等接口。
- 串口驱动支持：Windows XP/Vista/Win7/Win8/Win10/Win server/Linux 等。
- CH9344Q 内置 EEPROM，可配置芯片 VID、PID、最大电流值、厂商和产品信息字符串等参数。
- CH9344Q 支持 5V 或 3.3V 供电，CH9344L 支持单一 3.3V 供电。
- CH9344Q 的串口 I/O 独立供电，支持 3.3V、2.5V 和 1.8V 电源电压。CH9344L 的串口 0/1/2 及部分 I/O 独立供电，支持 3.3V、2.5V 和 1.8V 电源电压，串口 3 支持 3.3V 电源电压。
- 提供 LQFP48 无铅封装，兼容 RoHS。

3、封装



封装形式	塑体尺寸	引脚节距		封装说明	订货型号
LQFP48	7*7mm	0.5mm	19.7mil	标准 LQFP48 贴片	CH9344Q
LQFP48	7*7mm	0.5mm	19.7mil	标准 LQFP48 贴片	CH9344L

注：1、CH9344 的 USB 收发器按 USB 2.0 全内置设计，UD+和 UD-引脚不能串接电阻，否则影响信号质量。

2、优选 CH9344Q 芯片，功能更全，外围更简洁。

4、引脚

4.1 引脚定义

引脚号		引脚名称	类型	引脚说明
CH9344Q	CH9344L			
27	-	VCC5	P	正电源输入端，需要外接退耦电容
33	2、27、33	VCC33	P	3.3V正电源输入端，需外接退耦电容 当 VCC5 电压小于 3.6V 时连接 VCC5 输入外部电源，当 VCC5 电压大于 3.6V 时外接退耦电容
1、34	1、34	GND	P	公共接地端，需要连接USB总线的地线
-	18	VIO1	P	CH9344L芯片的I/O 端口电源输入端，需外接退耦电容。用于11-26引脚提供I/O电源。
-	48	VIO2	P	CH9344L芯片I/O 端口电源输入端，需外接退耦电容。用于42-48引脚提供I/O电源。
-	3	V120	P	CH9344L芯片的内核电源1.2V输出，需外接3.3uF 电容。
-	35	V121	P	CH9344L芯片的内核电源1.2V输入，需外接0.1uF 电容。
3、35	-	VDDK	P	CH9344Q 芯片的内核电源，外接至少 0.1uF 退耦电容，建议 1uF
18、48	-	VIO	P	CH9344Q 芯片的 I/O 引脚电源输入，外供 1.8V、2.5V 或 3.3V，外接 0.1uF 或 1uF 电容
11	11	CTS1/GPI03	I/O (FT)	UART1的MODEM输入信号，清除发送。 通用GPIO3，用于I/O口输入输出。

12	12	RTS1/GPI04	I/O (FT)	UART1的MODEM输出信号, 请求发送。 通用GPIO4, 用于IO口输入输出。
13	13	CTS2/GPI06	I/O (FT)	UART2的MODEM输入信号, 清除发送。 通用GPIO6, 用于IO口输入输出。
14	14	RTS2/GPI07	I/O	UART2的MODEM输出信号, 请求发送。 通用GPIO7, 用于IO口输入输出。
15	15	CTS3/GPI09	I/O (FT)	UART3的MODEM输入信号, 清除发送。 通用GPIO9, 用于IO口输入输出。
16	16	RTS3/GPI010	I/O (FT)	UART3的MODEM输出信号, 请求发送。 通用GPIO10, 用于IO口输入输出。
17	17	TEST	0	测试引脚, 默认悬空。
19	19	TXD0	0	UART0串行数据输出。
20	20	RTS0/GPI01	I/O (FT)	UART0的MODEM输出信号, 请求发送。 通用GPIO1, 用于IO口输入输出。
21	21	DTR0	0	UART0的MODEM输出信号, 数据终端就绪。
22	22	RXD0	I (FT)	UART0串行数据输入。
23	23	DCD0	I (FT)	UART0的MODEM输入信号, 载波检测。
24	24	R10	I (FT)	UART0的MODEM输入信号, 振铃指示。
25	25	DSR0	I (FT)	UART0的MODEM输入信号, 数据装置就绪。
26	26	CTS0/GPI00	I/O (FT)	UART0的MODEM输入信号, 清除发送。 通用GPIO0, 用于IO口输入输出。
28	28	X0	0	晶体振荡反相输出端。
29	29	XI	I	晶体振荡输入端。
-	30	RSVD1	I	保留, 需对地接12KΩ电阻, 同时并接20pF电容。
31	31	UD+	USB	直接连到 USB 总线的 D+ 数据线。
32	32	UD-	USB	直接连到 USB 总线的 D- 数据线。
36	36	TNOW0/GPI02	I/O	UART0的485发送和接收使能引脚。 通用GPIO2, 用于IO口输入输出。
37	37	ISP	I	固件升级配置引脚, 低电平有效, 内置上拉电阻。
38	38	RST#	I	外部复位输入脚, 低电平有效, 内置上拉电阻。
39	39	TNOW1/GPI05	I/O	UART1的485发送和接收使能引脚。 通用GPIO5, 用于IO口输入输出。
40	40	RXD3	I	UART3串行数据输入。
41	41	TXD3	0	UART3串行数据输出。
42	42	RXD2	I	UART2串行数据输入。
43	43	TXD2	0	UART2串行数据输出。
44	44	RXD1	I	UART1串行数据输入。
45	45	TXD1	0	UART1串行数据输出。
46	46	TNOW2/GPI08	I/O	UART2的485发送和接收使能引脚。 通用GPIO8, 用于IO口输入输出。
47	47	TNOW3/GPI011	I/O	UART3的485发送和接收使能引脚。 通用GPIO11, 用于IO口输入输出。
2、4、5、6、 7、8、9、10、 30	4、5、6、7、 8、9、10、	NC	NC	空脚, 建议悬空

注 1: 引脚类型缩写解释:

USB = USB 信号引脚;

I = 信号输入;

O = 信号输出;

P = 电源或地;

NC = 空脚;

FT = CH9344Q 芯片部分引脚耐受 5V 电压。

注 2: 芯片上电默认启用 MODEM 信号引脚以及 TNOW 信号引脚功能。关闭 GPIO 引脚功能。

4.2 VIO 引脚说明

为了兼容外部器件的电源系统, CH9344Q 芯片提供了单组电源引脚 VIO, CH9344L 芯片提供两组电源引脚 VIO1 和 VIO2。具体分配如下:

芯片型号	电源名称	电源范围	电源输出引脚序号
CH9344Q	VIO	支持 1.8V/2.5V/3.3V 独立供电	所有 I/O 引脚
CH9344L	VIO1	支持 1.8V/2.5V/3.3V 独立供电	11-26
	VIO2	支持 1.8V/2.5V/3.3V 独立供电	42-48

5、功能说明

5.1 一般说明

CH9344Q 芯片支持 5V 或者 3.3V 电源电压, 当使用 5V 工作电压 (大于 4.0V) 时, VCC5 引脚输入外部 5V 电源 (例如 USB 总线电源), 由内部电源调节器于 VCC33 引脚产生 3.3V 电源, 用于 USB 收发器, VCC33 引脚应该外接容量为 1uF 左右的电源退耦电容。当使用 3.3V 或更低工作电压 (小于 3.6V) 时, VCC33 引脚应该与 VCC5 引脚相连接, 同时输入外部的 3.3V 电源, VCC33 引脚仍需外接电源退耦电容。CH9344L 芯片支持 3.3V 电源电压, VCC33 引脚应该外接容量为 1uF 左右的电源退耦电容。

CH9344 芯片内置了电源上电复位电路, 芯片正常工作时需要外部向 XI 引脚提供 30MHz 时钟信号, 时钟信号可通过 CH9344 内置的反相器通过晶体稳频振荡产生, 外围电路需要在 XI 和 X0 引脚之间连接一个 30MHz 晶体。CH9344Q 芯片内置的晶体负载电容为 12pF, 一般无需再外接负载电容; CH9344L 芯片无内置晶体负载电容, 需外接 2 个 20pF 左右的负载电容。如果晶体负载电容超过 20pF, 则可根据晶体需求选择合适的负载电容。

CH9344Q 芯片推荐使用外部晶体, 如果芯片工作环境相对比较理想, 且串口波特率误差能满足使用需求时, 可以不焊接外置晶体, 将 XI 引脚连接 GND 后, 芯片自动切换使用内置时钟。

CH9344 芯片内置了 USB 总线所需要的所有外围电路, 包括内嵌 USB 控制器和 USB-PHY、USB 信号线的串联匹配电阻、Device 设备所需的 1.5K 上拉电阻等。UD+ 和 UD- 引脚可以直接连接 PC 或其它 USB 主机, 如果为了芯片安全而串接保险电阻或者电感或者 ESD 保护器件, 那么交直流等效串联电阻应该在 5Ω 之内。CH9344 芯片和 USB 产品可以直接使用 USB 总线上 VBUS 经过 LDO 稳压后输出的 3.3V 电源。如果 USB 产品通过其它供电方式提供常备电源, 那么 CH9344 也应该使用该常备电源, 这样可以避免与 USB 电源之间的 I/O 电流倒灌。

5.2 串口说明

CH9344 提供 4 组全双工的异步串口 UART0/1/2/3。引脚包括: 数据传输引脚、MODEM 联络信号引脚和辅助引脚。数据传输引脚包括: TXD_x、RXD_x。串口输入空闲时, RXD_x 为高电平, 串口输出空闲时, TXD_x 为高电平。MODEM 联络信号引脚包括: UART0 支持 CTS0、RTS0、DTR0、DCD0、RI0 和 DSR0, UART1/2/3 仅支持 CTS_x 和 RTS_x。辅助引脚包括: TNOW0、TNOW1、TNOW2 和 TNOW3。TNOW_x 为 485 信号自动收发使能引脚, 默认启用此功能。

CH9344 芯片的串口内置了独立的收发缓冲区, 支持单工、半双工或者全双工异步串行通讯。

UART 的串行数据包括 1 个低电平起始位, 5、6、7 或 8 个数据位, 1 个或者 2 个高电平停止位,

支持奇校验/偶校验/标志校验/空白校验。支持常用通讯波特率：1200、2400、4800、9600、19.2K、38.4K、57.6K、115.2K、230.4K、250K、460.8K、500K、921.6K、1M、2M、3M、4M、6M、12M 等。

串口接收信号的允许波特率误差不大于 2%，串口发送信号的波特率误差小于 1.5%。

CH9344 芯片的异步串口支持 CTSx 和 RTSx 硬件自动流控制，可以通过 VCP 厂商驱动程序进行独立配置。如果启用，那么仅在检测到 CTSx 引脚输入有效（低电平有效）时串口才继续发送下一包数据，否则暂停串口发送；当接收缓冲区空时，串口会自动有效 RTSx 引脚（低电平有效），直到接收缓冲区的数据较满时，串口才自动无效 RTSx 引脚，并在缓冲区空时再次有效 RTSx 引脚。使用硬件自动速率控制，可以将己方的 CTSx 引脚接到对方的 RTSx 引脚，并将己方的 RTSx 引脚送到对方的 CTSx 引脚。

CH9344 支持 12 个通用 GPIO 引脚，可作输入和输出使用。引脚和 UART0/1/2/3 的 MODEM 信号以及 TNOW 引脚复用。

CH9344 可以用于升级原串口外围设备，或者通过 USB 总线为计算机增加额外串口。通过外加电平转换器件，可以进一步提供 RS232、RS485、RS422 等接口。

5.3 芯片参数配置

在较大批量应用时，CH9344 的厂商识别码 VID 和产品识别码 PID 以及产品信息可以定制。

在少量应用时，CH9344Q 芯片可以使用内置的 EEPROM 进行参数配置。用户安装 VCP 厂商驱动程序后，可以通过芯片厂家提供的配置软件 CH34xSerCfg.exe，灵活配置芯片的厂商识别码 VID、产品识别码 PID、最大电流值、BCD 版本号、厂商信息和产品信息字符串描述符等参数。

6、参数

6.1 绝对最大值（临界或者超过绝对最大值将可能导致芯片工作不正常甚至损坏）

名称	参数说明	最小值	最大值	单位
T_A	工作时的环境温度	-40	85	°C
T_S	储存时的环境温度	-55	125	°C
$V_{CC5-GND}$	工作电源电压 (V_{CC5})	-0.4	5.5	V
$V_{CC33-GND}$	工作电源电压 (V_{CC33})	-0.4	4.0	V
V_{I0-GND}	I/O 电源电压 (V_{I0}, V_{I01}, V_{I02})	-0.4	4.0	V
V_{USB}	USB 信号引脚上的电压	-0.4	$V_{CC33}+0.4$	V
V_{I05V}	耐受 5V 的 I/O 引脚上的电压	-0.4	5.5	V
V_{UART}	串口及其它引脚上的电压	-0.4	$V_{I0}+0.4$	V

6.2 电气参数（测试条件： $T_A = 25^\circ\text{C}$, $V_{CC33} = 3.3\text{V}$, $V_{I01} = V_{I02} = 3.3\text{V}$, $V_{I0} = 3.3\text{V}$, 不含 USB 引脚）

名称	参数说明	最小值	典型值	最大值	单位	
V_{CC5}	电源电压 (V_{CC5} 引脚供电, GND 引脚接地)	4.0	5.0	5.25	V	
V_{CC33}	电源电压 (V_{CC33} 引脚供电, GND 引脚接地)	3.0	3.3	3.6	V	
V_{I0}	I/O 引脚供电电压 (V_{I01}, V_{I02}, V_{I0})	1.7	3.3	3.6	V	
I_{CC}	芯片正常工作时的电源电流	CH9344Q	20	30	40	mA
		CH9344L	30	55	70	
I_{SLP}	USB 挂起时的电源电流	CH9344Q	200	300	450	uA
		CH9344L	500	770	1000	
V_{IL}	低电平输入电压	0		0.7	V	
V_{IH}	高电平输入电压	2.0		V_{I0}	V	
V_{IH5}	耐受 5V 的引脚的高电平输入电压	2.0		V_{I0}	V	
V_{OL}	输出低电压, 单个引脚吸入 5mA 电流		0.4		V	
V_{OH}	输出高电平, 单个引脚输出 5mA 电流	$V_{I0}-0.4$			V	
V_{POR}/V_{PDR}	V_{CC33} 上电/掉电复位的阈值电压	2.55	2.7	2.85	V	
V_{ESD}	ESD 静电耐受电压 (HBM 人体模型, 非接触式)	CH9344Q		6	KV	
		CH9344L	2			

6.3 时序参数（测试条件：CH9344Q, $T_A = 25^\circ\text{C}$, $V_{CC33} = 3.3\text{V}$ ）

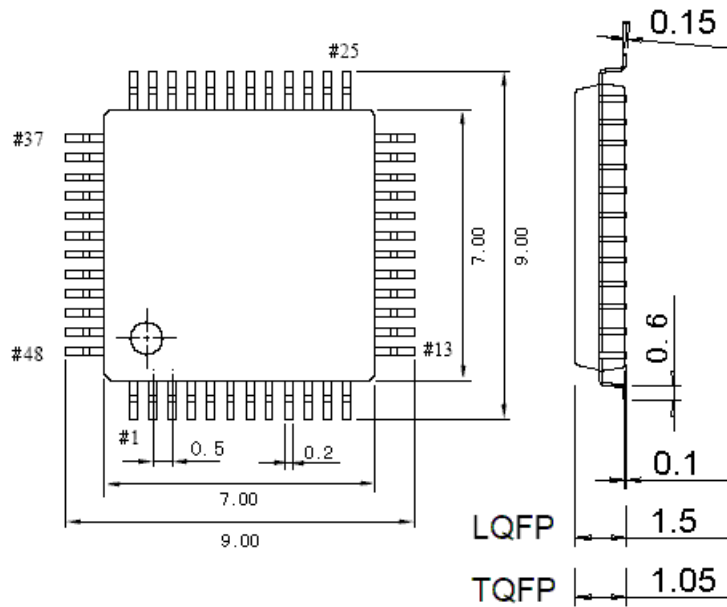
名称	参数说明	最小值	典型值	最大值	单位	
FD	内部时钟的误差 (同比影响波特率)	$T_A = 0^\circ\text{C} \sim 70^\circ\text{C}$	-1.2		1.7	%
		$T_A = -40^\circ\text{C} \sim 85^\circ\text{C}$	-2.2		2.2	%
T_{RSTD}	电源上电或外部复位输入后的复位延时	15	30	45	mS	
T_{SUSP}	检测 USB 自动挂起时间	3	5	9	mS	
T_{WAKE}	芯片睡眠后唤醒完成时间	0.3	0.5	4	mS	

7、封装

说明：尺寸标注的单位是 mm（毫米）。

引脚中心间距是标称值，没有误差，除此之外的尺寸误差不大于 $\pm 0.2\text{mm}$ 。

7.1 LQFP48 封装



8、应用

8.1 CH9344Q 实现 USB 转四路 TTL 串口

下图 8-1 是由 CH9344Q 芯片实现的高速 USB 转四路 TTL 串口的参考电路图。其中串口 0 支持 9 线 MODEM 信号，串口 1-3 仅支持 RTS 和 CTS 信号实现数据流控制。

P1 是 USB 端口，USB 总线包括一对 5V 电源线和一对数据信号线，通常，+5V 电源线是红色，接地线是黑色，D+ 信号线是绿色，D- 信号线是白色。USB 总线提供的电源电流可以达到 500mA。

P2 为串口 0 的 TTL 连接引脚，包括 GND、RXD0、TXD0、RTS0、CTS0、DTR0、DSR0、RI0、DCD0 和 TNOW0 等引脚。可以外加电平转换器件，实现 TTL 转 RS232、RS485、RS422 等信号转换。

P3、P4 和 P5 为串口 1-3 的 TTL 连接引脚，包括 GND、RXD_x、TXD_x、RTS_x、CTS_x 和 TNOW_x。

CH9344Q 芯片支持 5V 或 3.3V 电源电压，每个电源引脚应外接电源退耦电容，如图中 C3、C4、C5、C8、C10 和 C11 即为电源退耦电容。电源电压为 5V 时，建议增加 TVS 等过压保护器件。

JP2 为芯片工作电源选择跳线，芯片需要工作在 5V 时，短接第 5 脚和第 6 脚，无需 U1 芯片；芯片需要工作在 3.3V 时，短接第 1 脚和第 2 脚，短接第 3 脚和第 5 脚。

建议为 USB 信号线增加 ESD 保护器件，ESD 芯片寄生电容需小于 2pF，例如 CH412K，其 VCC33 应接 3.3V。

建议串口外设与 CH9344Q 芯片的 VIO 使用同一电源。

在设计印刷线路板 PCB 时，需要注意：退耦电容 C3、C4、C5、C8、C10 和 C11 尽量靠近 CH9344Q 相连的电源引脚；USB 口的 D+ 和 D- 信号线按高速 USB 规范贴近平行布线，保证特性阻抗，尽量在两侧提供地线或者覆铜，减少来自外界的信号干扰。

图 8-1 CH9344Q 实现 USB 转四路 TTL 串口参考电路图

