

高速 USB 转 4 串口芯片 CH9114

手册

版本：1.1

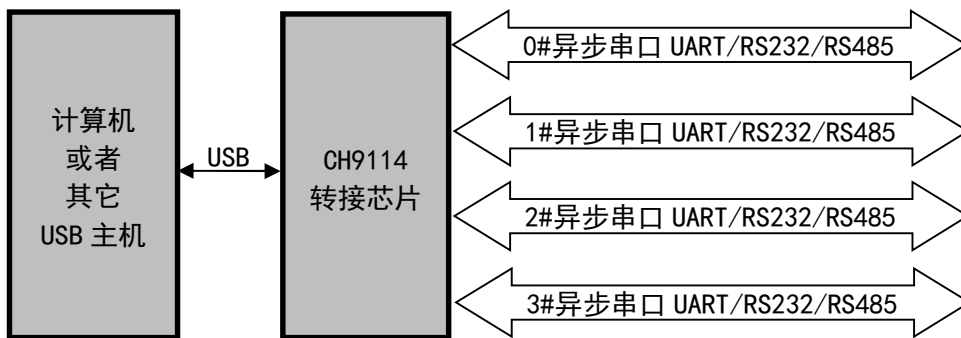
<https://wch.cn>

1、概述

CH9114 是一款高速 USB 2.0 总线的转接芯片，实现高速 USB 转四个异步串口 UART0/1/2/3 功能，用于为计算机扩展异步串口，或者将普通的串口设备或者 MCU 直接升级到 USB 总线。

下图为 CH9114 的系统框图。

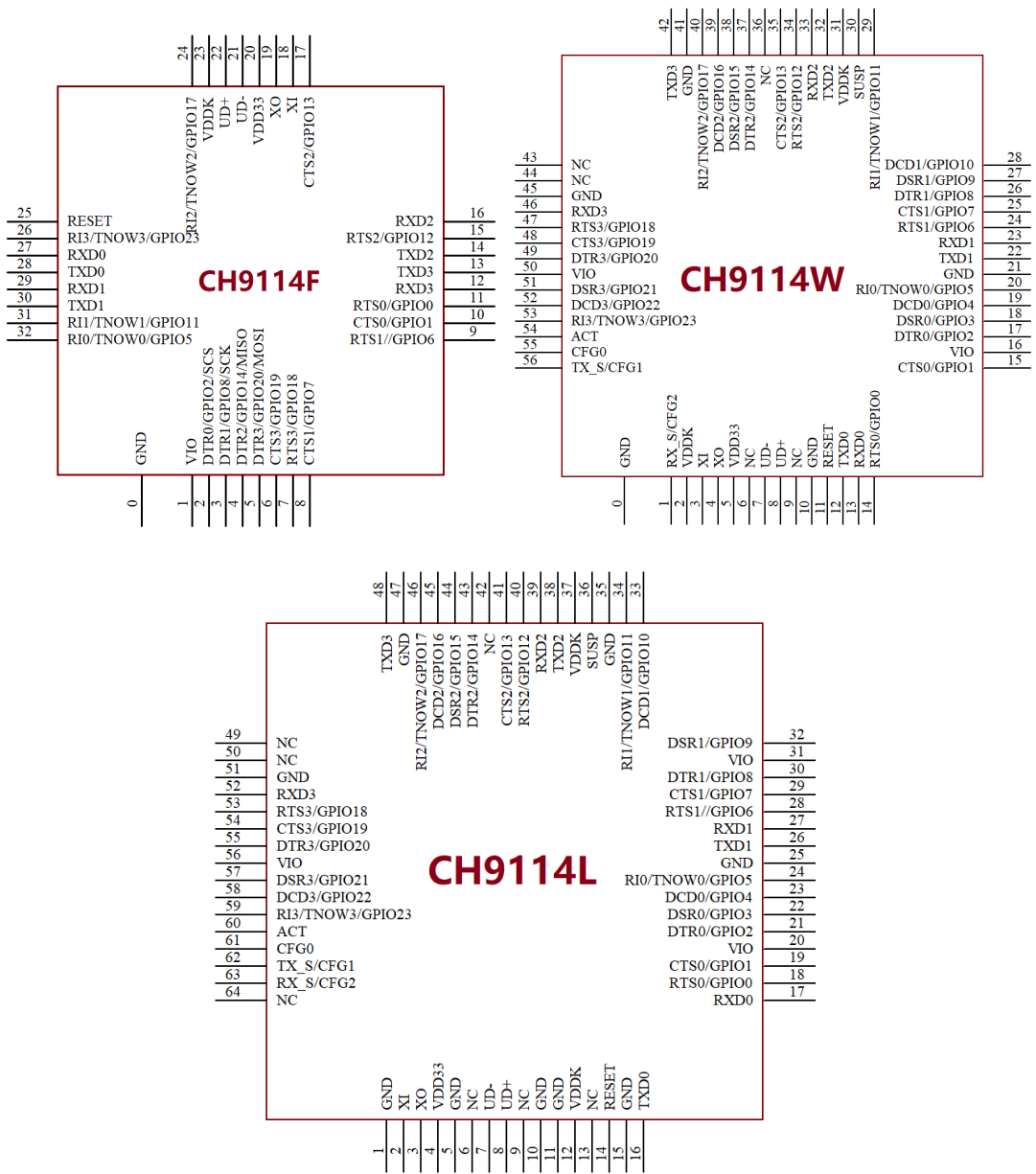
图 1-1 系统框图



2、特点

- 480Mbps 高速 USB 2.0 设备接口。
- 内置固件，仿真标准串口，用于升级原串口外围设备，或者通过 USB 增加额外串口。
- 计算机端 Windows 操作系统下的串口应用程序完全兼容，无需修改。
- 支持免安装的操作系统内置 CDC 类驱动程序或者多功能高速率的 VCP 厂商驱动程序。
- 硬件全双工串口，内置独立的收发缓冲区，支持通讯波特率 110bps~15Mbps。
- 串口支持 5/6/7/8 个数据位，支持奇校验、偶校验、标志位、空白位以及无校验。
- 每个串口内置 8192 字节的接收 FIFO，4096 字节的发送 FIFO。
- 支持常用的 MODEM 联络信号 RTS、DTR、DCD、RI、DSR、CTS。
- 支持 CTS 和 RTS 硬件自动流控。
- 支持半双工，提供串口正在发送状态指示 TNOW，可用于控制 RS485 收发切换。
- 支持最多 24 路 GPIO 输入输出功能。
- 通过外加电平转换器件，支持 RS232、RS485、RS422 等接口。
- 内置 EEPROM，可配置芯片 VID、PID、最大电流值、厂商和产品信息字符串等参数。
- 单一 3.3V 供电。
- 串口 I/O 独立供电，支持 3.3V、2.5V 和 1.8V 电源电压。
- 提供 LQFP64M、QFN56 和 QFN32 无铅封装，兼容 RoHS。

3、引脚排列



封装形式	塑体尺寸	引脚节距		封装说明	订货型号
QFN32	4*4mm	0.4mm	15.7mil	四边无引线 32 脚	CH9114F
QFN56X8	8*8mm	0.5mm	19.7mil	四边无引线 56 脚	CH9114W
LQFP64M	10*10mm	0.5mm	19.7mil	LQFP64M (10*10) 贴片	CH9114L

注：1、CH9114 的 USB 收发器按 USB 2.0 全内置设计，UD+和 UD-引脚不能串接电阻，否则影响信号质量。

2、优选 CH9114F，体积小；CH9114L 引脚多，侧重于功能齐全。

3、0#引脚是 QFN 封装的底板，是必要连接。

4、引脚定义

引脚号(同名引脚可参考)			引脚名称	类型 ⁽¹⁾	引脚说明
CH9114F	CH9114W	CH9114L			
20	5	4	VDD33	P	3.3V 正电源输入端，需要外接退耦电容

0	0、10、21、41、45	1、5、10、11、15、25、35、47、51	GND	P	公共接地端，需要连接 USB 总线的地线
23	2、31	12、37	VDDK	P	内核电源，外接至少 0.1uF 退耦电容，建议 1uF
1	16、50	20、31、56	VIO	P	I/O 引脚电源输入，外供 1.8V、2.5V 或 3.3V，外接 0.1uF 或 1uF 电容
25	11	14	RESET	I	外部复位输入端，低电平有效，内置上拉电阻
22	8	8	UD+	USB	直接连到 USB 总线的 D+ 数据线，不能额外串接电阻
21	7	7	UD-	USB	直接连到 USB 总线的 D- 数据线，不能额外串接电阻
18	3	2	XI	I	晶体振荡输入端
19	4	3	XO	O	晶体振荡反相输出端
28	12	16	TXD0	O	UART0 的串行数据输出，空闲态为高电平
27	13	17	RXD0	I	UART0 的串行数据输入，内置上拉电阻
11	14	18	RTS0/ GPIO0	I/O	UART0 的 MODEM 输出信号，请求发送，低有效；通用 GPIO0，用于 I/O 口输入或输出。上电期间如果该引脚检测到外接了下拉电阻，则禁用内部 EEPROM 中配置参数，启用芯片自带默认参数
10	15	19	CTS0/ GPIO1	I/O	UART0 的 MODEM 输入信号，清除发送，低有效；通用 GPIO1，用于 I/O 口输入或输出
2	17	21	DTR0/ GPIO2	I/O	UART0 的 MODEM 输出信号，数据终端就绪，低有效；通用 GPIO2，用于 I/O 口输入或输出
-	18	22	DSR0/ GPIO3	I/O	UART0 的 MODEM 输入信号，数据装置就绪，低有效；通用 GPIO3，用于 I/O 口输入或输出
-	19	23	DCD0/ GPIO4	I/O	UART0 的 MODEM 输入信号，载波检测，低有效；通用 GPIO4，用于 I/O 口输入或输出
32	20	24	RI0/ TNOV0/ GPIO5	I/O	UART0 的 MODEM 输入信号，振铃指示，低有效；UART0 的 RS485 发送和接收控制引脚；通用 GPIO5，用于 I/O 口输入或输出。上电期间如果检测到该引脚外接了下拉电阻则切换成 TNOV 功能，否则为 RI 功能；
30	22	26	TXD1	O	UART1 的串行数据输出，空闲态为高电平
29	23	27	RXD1	I	UART1 的串行数据输入，内置上拉电阻
9	24	28	RTS1/ GPIO6	I/O	UART1 的 MODEM 输出信号，请求发送，低有效；通用 GPIO6，用于 I/O 口输入或输出。CH9114F 芯片上电期间如果检测到该引脚外接了下拉电阻，则全部串口自动使能硬件流控功能；
8	25	29	CTS1/ GPIO7	I/O	UART1 的 MODEM 输入信号，清除发送，低有效；通用 GPIO7，用于 I/O 口输入或输出
3	26	30	DTR1/ GPIO8	I/O	UART1 的 MODEM 输出信号，数据终端就绪，低有效；

					通用 GPIO8, 用于 I/O 口输入或输出
-	27	32	DSR1/ GPIO9	I/O	UART1 的 MODEM 输入信号, 数据装置就绪, 低有效; 通用 GPIO9, 用于 I/O 口输入或输出
-	28	33	DCD1/ GPIO10	I/O (FT)	UART1 的 MODEM 输入信号, 载波检测, 低有效; 通用 GPIO10, 用于 I/O 口输入或输出
31	29	34	RI1/ TNOV1/ GPIO11	I/O (FT)	UART1 的 MODEM 输入信号, 振铃指示, 低有效; UART1 的 RS485 发送和接收控制引脚; 通用 GPIO11, 用于 I/O 口输入或输出 上电期间如果检测到该引脚外接了下拉电阻 则切换成 TNOV 功能, 否则为 RI 功能;
14	32	38	TXD2	0	UART2 的串行数据输出, 空闲态为高电平
16	33	39	RXD2	I (FT)	UART2 的串行数据输入, 内置上拉电阻
15	34	40	RTS2/ GPIO12	I/O (FT)	UART2 的 MODEM 输出信号, 请求发送, 低有效; 通用 GPIO12, 用于 I/O 口输入或输出。
17	35	41	CTS2/ GPIO13	I/O (FT)	UART2 的 MODEM 输入信号, 清除发送, 低有效; 通用 GPIO13, 用于 I/O 口输入或输出
4	37	43	DTR2/ GPIO14	I/O (FT)	UART2 的 MODEM 输出信号, 数据终端就绪, 低有效; 通用 GPIO14, 用于 I/O 口输入或输出
-	38	44	DSR2/ GPIO15	I/O (FT)	UART2 的 MODEM 输入信号, 数据装置就绪, 低有效; 通用 GPIO15, 用于 I/O 口输入或输出
-	39	45	DCD2/ GPIO16	I/O (FT)	UART2 的 MODEM 输入信号, 载波检测, 低有效; 通用 GPIO16, 用于 I/O 口输入或输出
24	40	46	RI2/ TNOV2/ GPIO17	I/O (FT)	UART2 的 MODEM 输入信号, 振铃指示, 低有效; UART2 的 RS485 发送和接收控制引脚; 通用 GPIO17, 用于 I/O 口输入或输出 上电期间如果检测到该引脚外接了下拉电阻 则切换成 TNOV 功能, 否则为 RI 功能;
13	42	48	TXD3	0	UART3 的串行数据输出, 空闲态为高电平
12	46	52	RXD3	I (FT)	UART3 的串行数据输入, 内置上拉电阻
7	47	53	RTS3/ GPIO18	I/O (FT)	UART3 的 MODEM 输出信号, 请求发送, 低有效; 通用 GPIO18, 用于 I/O 口输入或输出。
6	48	54	CTS3/ GPIO19	I/O (FT)	UART3 的 MODEM 输入信号, 清除发送, 低有效; 通用 GPIO19, 用于 I/O 口输入或输出
5	49	55	DTR3/ GPIO20	I/O (FT)	UART3 的 MODEM 输出信号, 数据终端就绪, 低有效; 通用 GPIO20, 用于 I/O 口输入或输出
-	51	57	DSR3/ GPIO21	I/O (FT)	UART3 的 MODEM 输入信号, 数据装置就绪, 低有效; 通用 GPIO21, 用于 I/O 口输入或输出
-	52	58	DCD3/ GPIO22	I/O (FT)	UART3 的 MODEM 输入信号, 载波检测, 低有效; 通用 GPIO22, 用于 I/O 口输入或输出
26	53	59	RI3/ TNOV3/ GPIO23	I/O (FT)	UART3 的 MODEM 输入信号, 振铃指示, 低有效; UART3 的 RS485 发送和接收控制引脚; 通用 GPIO23, 用于 I/O 口输入或输出

					上电期间如果检测到该引脚外接了下拉电阻则切换成 TNOW 功能，否则为 RI 功能；
-	30	36	SUSP	0	USB 挂起状态输出，低电平有效，正常工作状态输出高电平，挂起后输出低电平
-	54	60	ACT	0	USB 配置完成状态输出，低电平有效
-	55	61	CFG0	I (FT)	功能配置引脚 0 上电期间如果检测到该引脚外接了下拉电阻，则全部串口自动使能硬件流控功能；
-	56	62	TX_S/ CFG1	I/O (FT)	串口数据发送状态输出 功能配置引脚 1 上电期间如果检测到该引脚外接了下拉电阻，则所有 RI _x /TNOW _x 引脚均配置成 TNOW 功能，否则通过检测 RI _x /TNOW _x 引脚在上电期间的电平配置 RI 功能和 TNOW 功能，高电平使能 RI 功能，低电平使能 TNOW 功能
-	1	63	RX_S/ CFG2	I/O (FT)	串口数据接收状态输出 功能配置引脚 2
-	6、9、36、 43、44	6、9、13、 42、49、 50、64	NC	NC	空脚，建议悬空

注 1：引脚类型缩写解释：

USB = USB 信号引脚；

I = 信号输入；

O = 信号输出；

P = 电源或地；

NC = 空脚；

FT = 耐受 5V 电压。

5、功能说明

5.1 一般说明

CH9114 芯片支持 3.3V 电源电压，电源引脚应该分别对地外接容量为 1 μ F 左右的电源退耦电容。

CH9114 芯片内置了电源上电复位电路，芯片正常工作时需要外部向 XI 引脚提供 24MHz 时钟信号，时钟信号可通过 CH9114 内置的反相器通过晶体稳频振荡产生。外围电路需要在 XI 和 X0 引脚之间连接一个 24MHz 晶体，芯片内置的晶体负载电容为 12pF，如果晶体负载电容超过 20pF，则可根据晶体需求选择合适的负载电容。

CH9114 芯片推荐使用外部晶体，如果芯片工作环境相对比较理想，且串口波特率误差能满足使用需求时，可以不焊接外置晶体，将 XI 引脚连接 GND 后，芯片自动切换使用内置时钟。

CH9114 芯片内置了 USB 总线所需要的所有外围电路，包括内嵌 USB 控制器和 USB-PHY、USB 信号线的串联匹配电阻、Device 设备所需的 1.5K 上拉电阻等。UD+和 UD-引脚可以直接连接 PC 或其它 USB 主机，如果为了芯片安全而串接保险电阻或者电感或者 ESD 保护器件，那么交直流等效串联电阻应该在 5 Ω 之内。

5.2 串口说明

CH9114 芯片提供 4 组异步串口 UART0/1/2/3，每组串口包括 TXD、RXD、RI、DSR、DCD、DTR、CTS 和 RTS 等引脚，可实现 3 线串口、5 线串口或 9 线串口通信。

异步串口方式下 CH9114 芯片的引脚包括：数据传输引脚、MODEM 联络信号引脚和辅助引脚。

数据传输引脚包括：TXD0、RXD0、TXD1、RXD1、TXD2、RXD2、TXD3 和 RXD3。串口输入空闲时，RXD_x 为高电平，串口输出空闲时，TXD_x 为高电平。

MODEM 联络信号引脚包括：CTS0、RTS0、DTR0、DCD0、RI0、DSR0、CTS1、RTS1、DTR1、DCD1、RI1、DSR1、CTS2、RTS2、DTR2、DCD2、RI2、DSR2、CTS3、RTS3、DTR3、DCD3、RI3、DSR3。

辅助引脚包括：TNOW0、TNOW1、TNOW2、TNOW3、ACT、SUSP、CFG0、TX_S/CFG1 和 RX_S/CFG2 等。TNOW_x 为对应串口的 RS485 发送和接收控制引脚，该引脚和 RI_x 引脚复用，默认为 RI_x 功能，上电期间如果检测到 CFG1 引脚外接了下拉电阻，则所有 RI_x/TNOW_x 引脚均配置成 TNOW 功能，否则通过检测 RI_x/TNOW_x 引脚在上电期间的电平配置 RI 功能和 TNOW 功能，高电平使能 RI 功能，低电平使能 TNOW 功能。另外，也可以通过 EEPROM 配置选择 RI 功能和 TNOW 功能。ACT 为 USB 设备配置完成状态输出引脚，上电默认输出高电平，USB 主机对 CH9114 芯片进行 USB 配置后则输出低电平。SUSP 引脚为 USB 挂起状态输出，低电平有效，正常工作状态输出高电平，挂起后输出低电平。CFG0 为功能配置引脚 0，上电期间如果检测到该引脚外接了下拉电阻，则全部串口自动使能硬件流控功能。TX_S 为芯片串口发送数据状态输出引脚，任意串口有数据正在发送时，TX_S 引脚输出周期为 200ms 的脉冲电平。RX_S 为芯片串口接收数据状态输出引脚，任意串口有数据正在接收时，RX_S 引脚输出周期为 200ms 的脉冲电平。

CH9114 芯片的各个串口内置了独立的收发缓冲区，支持单工、半双工或者全双工异步串行通讯。

UART0/1/2/3 的串行数据包括 1 个低电平起始位、5/6/7/8 个数据位、1 个/2 个高电平停止位，支持无校验/奇校验/偶校验/标志位/空白位。支持常用通讯波特率：110、300、600、900、1200、2400、3600、4800、9600、14400、19200、28800、38400、57600、76800、115200、128000、153600、230400、460800、921600、1M、1.5M、2M、2.5M、3M、4M、5M、6M、7.5M、10M、12M、15M 等。多个串口同时使用且波特率不相同，如果波特率超过 1M，则可能存在互斥的问题，先打开的串口波特率选择权优先。比如 UART0 以 5M 波特率打开，则其它串口无法选择 4M 或 6M 等波特率。

超过 1M 波特率使用时，多个串口可以同时使用的波特率表如下：

表 5-1 多串口同时使用的波特率

序号	多串口可同时使用的波特率
1	1M、1.5M、2.5M、3M、5M、7.5M、15M
2	1M、1.5M、2M、3M、4M、6M、12M
3	1M、2M、2.5M、5M、10M

CH9114 芯片的 4 个异步串口均支持 CTSx 和 RTSx 硬件自动流控制，可以通过 CFG0 引脚配置同时启用或同时不启用（默认），也可以通过 VCP 厂商驱动程序进行独立配置。如果启用，那么仅在检测到 CTSx 引脚输入有效（低电平有效）时串口才继续发送下一包数据，否则暂停串口发送；当接收缓冲区空时，串口会自动有效 RTSx 引脚（低电平有效），直到接收缓冲区的数据较满时，串口才自动无效 RTSx 引脚，并在缓冲区空时再次有效 RTSx 引脚。使用硬件自动速率控制，可以将己方的 CTSx 引脚接到对方的 RTSx 引脚，并将己方的 RTSx 引脚送到对方的 CTSx 引脚。

CH9114 串口接收信号的允许波特率误差不大于 2%，串口发送信号的波特率误差小于 1.5%。

在计算机端的 Windows 操作系统下，CH9114 支持系统自带的 CDC 类驱动程序，也可安装高速率的 VCP 厂商驱动程序，能够仿真标准串口，所以绝大部分串口应用程序完全兼容，通常无需任何修改。在 VCP 厂商驱动程序模式下，支持最多 24 路 GPIO 输入输出控制功能。

CH9114 可以用于升级原串口外围设备，或者通过 USB 总线为计算机增加额外串口。通过外加电平转换器件，可以进一步提供 RS232、RS485、RS422 等接口。

5.3 芯片参数配置

在较大批量应用时，CH9114 的厂商识别码 VID 和产品识别码 PID 以及产品信息可以定制。

在少量应用时，可以使用内置的 EEPROM 进行参数配置。用户安装 VCP 厂商驱动程序后，可以通过芯片厂家提供的配置软件 CH34xSerCfg.exe，灵活配置芯片的厂商识别码 VID、产品识别码 PID、最大电流值、BCD 版本号、厂商信息和产品信息字符串描述符等参数。

6、参数

6.1 绝对最大值（临界或者超过绝对最大值将可能导致芯片工作不正常甚至损坏）

名称	参数说明	最小值	最大值	单位
T_A	工作时的环境温度	-40	85	°C
T_S	储存时的环境温度	-40	105	°C
$V_{DD33-GND}$	工作电源电压 (V_{DD33})	-0.4	4.0	V
$V_{I/O-GND}$	I/O 电源电压 ($V_{I/O}$)	-0.4	4.0	V
V_{USB}	USB 信号引脚上的电压	-0.4	$V_{DD33}+0.4$	V
V_{I05V}	耐受 5V 的 I/O 引脚上的电压	-0.4	5.5	V
V_{UART}	串口及其它引脚上的电压	-0.4	$V_{I/O}+0.4$	V

6.2 电气参数（测试条件： $T_A = 25^\circ\text{C}$ ， $V_{DD33} = 3.3\text{V}$ ， $V_{I/O} = 3.3\text{V}$ ，不含 USB 引脚）

名称	参数说明	最小值	典型值	最大值	单位
V_{DD33}	电源电压 (V_{DD33} 引脚供电，GND 引脚接地)	3.0	3.3	3.6	V
$V_{I/O}$	I/O 引脚供电电压	1.7	3.3	3.6	V
I_{CC}	芯片正常工作时的电源电流	20	30	40	mA
I_{SLP}	USB 挂起时的电源电流	200	300	450	uA
V_{IL}	低电平输入电压	0		0.7	V
V_{IH}	高电平输入电压	2.0		$V_{I/O}$	V
V_{IH5}	耐受 5V 的引脚的高电平输入电压	2.0		$V_{I/O}$	V
V_{OL}	输出低电压，单个引脚吸入 5mA 电流		0.4	0.6	V
V_{OH}	输出高电平，单个引脚输出 5mA 电流	$V_{I/O}-0.6$	$V_{I/O}-0.4$		V
R_{PU}	内置上拉的等效电阻	30	40	55	K Ω
V_{POR}/V_{PDR}	V_{DD33} 上电/掉电复位的阈值电压	2.55	2.7	2.85	V
V_{ESD}	ESD 静电耐受电压 (HBM 人体模型，非接触式)		6		KV

6.3 时序参数（测试条件： $T_A = 25^\circ\text{C}$ ， $V_{DD33} = 3.3\text{V}$ ）

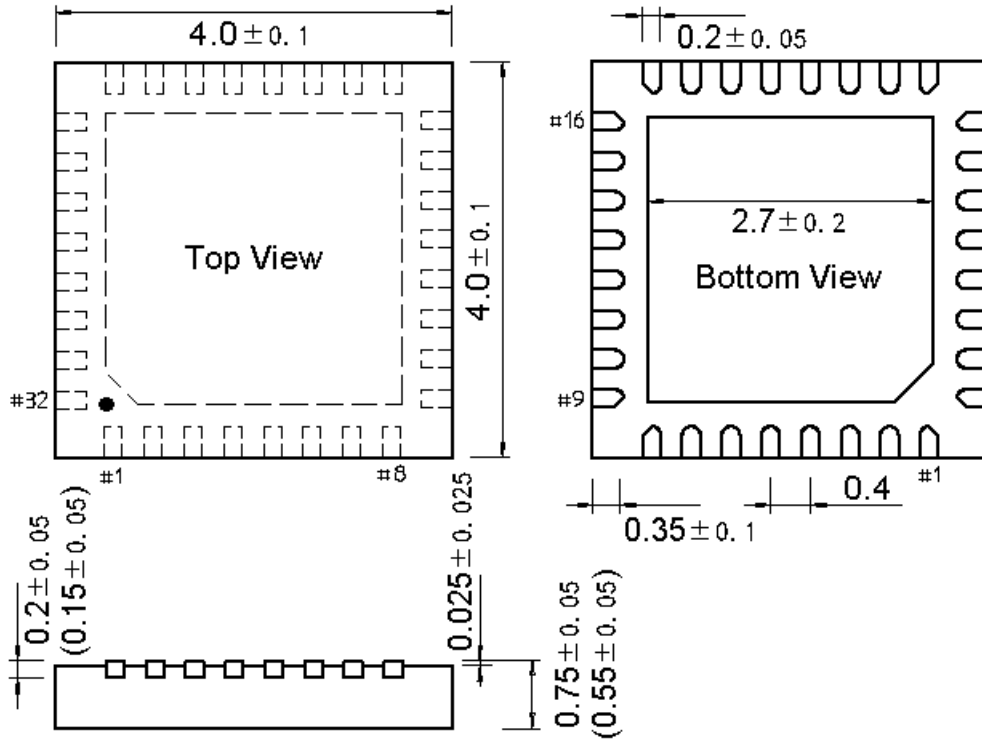
名称	参数说明	最小值	典型值	最大值	单位	
FD	内部时钟的误差 (同比影响波特率)	$T_A = 0^\circ\text{C}\sim 70^\circ\text{C}$	-1.2		1.7	%
		$T_A = -40^\circ\text{C}\sim 85^\circ\text{C}$	-2.2		2.2	%
T_{RSTD}	电源上电或外部复位输入后的复位延时	15	30	45	mS	
T_{SUSP}	检测 USB 自动挂起时间	3	5	9	mS	
T_{WAKE}	芯片睡眠后唤醒完成时间	0.3	0.5	4	mS	

7、封装信息

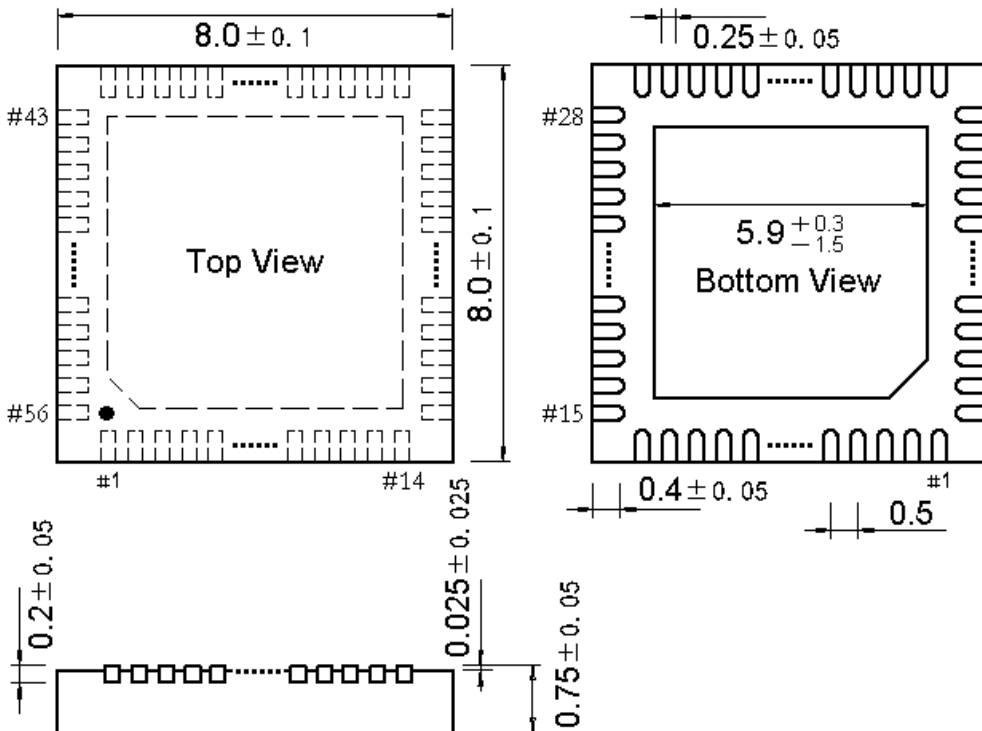
说明：尺寸标注的单位是 mm（毫米）。

引脚中心间距是标称值，没有误差，除此之外的尺寸误差不大于±0.2mm。

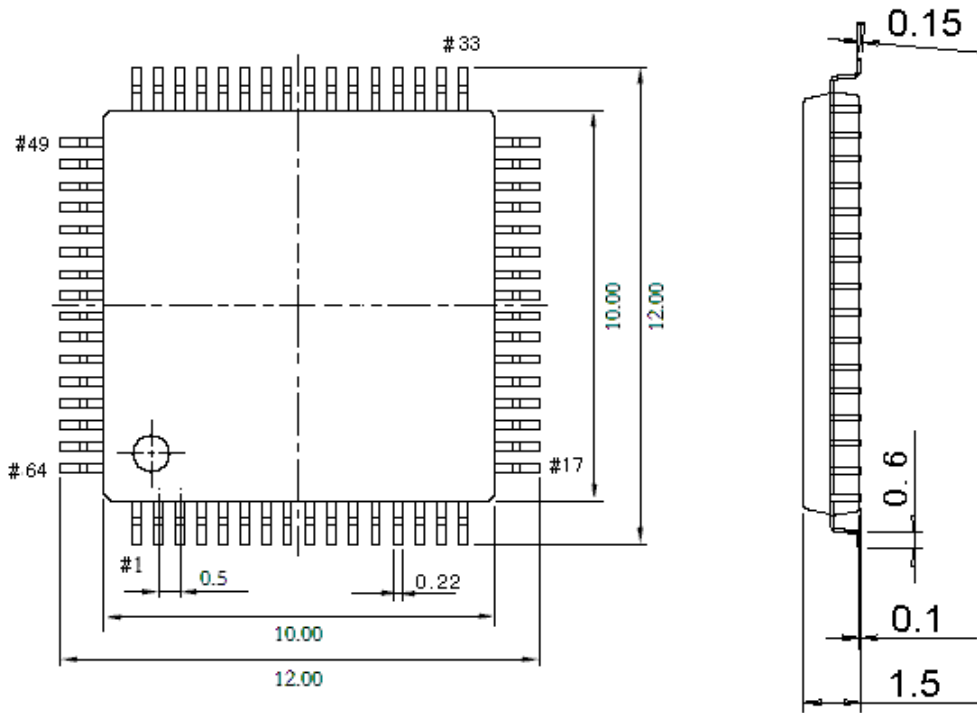
7.1 QFN32 封装



7.2 QFN56X8 封装



7.3 LQFP64M 封装



8、应用

8.1 USB 转四路 TTL 串口

下图 8-1 是由 CH9114 芯片实现的高速 USB 转四路 TTL 串口的参考电路图。图中的信号线可以只连接 RXD_x、TXD_x 以及公共地线，其它信号线 CTS_x、RTS_x、DTR_x、DSR_x、RI_x/TNO_w 和 DCD_x 根据需要选用，不需要时都可以悬空。

P1 是 USB 端口，USB 总线包括一对 5V 电源线和一对数据信号线，通常，+5V 电源线是红色，接地线是黑色，D+ 信号线是绿色，D- 信号线是白色。USB 总线提供的电源电流可以达到 500mA。

P2、P3、P4 和 P5 为各路串口的 TTL 连接引脚，包括 VIO、GND、RXD_x、TXD_x、RTS_x、CTS_x、DTR_x、DSR_x、RI_x/TNO_w 和 DCD_x 等引脚。可以外加电平转换器件，实现 TTL 转 RS232、RS485、RS422 等信号号转换。

CH9114 芯片支持 3.3V 电源电压，每个电源引脚应外接电源退耦电容，如图中 C7、C8、C9、C10、C11 和 C12 即为电源退耦电容。

建议为 USB 信号线增加 ESD 保护器件，ESD 芯片寄生电容需小于 2pF，例如 CH412K，其 VDD33 应接 3.3V。

建议串口外设与 CH9114 芯片的 VIO 使用同一电源。

在设计印刷电路板 PCB 时，需要注意：退耦电容 C7、C8、C9、C10、C11 和 C12 尽量靠近 CH9114 相连的电源引脚；USB 口的 D+ 和 D- 信号线按高速 USB 规范贴近平行布线，保证特性阻抗，尽量在两侧提供地线或者覆铜，减少来自外界的信号干扰。

图 8-1 高速 USB 转四路 TTL 串口参考电路图

